

**INFORMATION REPRODUCING APPARATUS**

**Publication number:** JP2002230904 (A)

**Publication date:** 2002-08-16

**Inventor(s):** MIYASHITA SEIJUN; MINAMINO JUNICHI; ISHIBASHI HIROMICHI; FURUMIYA SHIGERU; NAKAO MASAHITO

**Applicant(s):** MATSUSHITA ELECTRIC IND CO LTD

**Classification:**

- **International:** G11B20/10; G11B7/005; G11B20/14; G11B20/10; G11B7/00; G11B20/14; (IPC1-7): G11B20/10; G11B7/005; G11B20/14

- **European:**

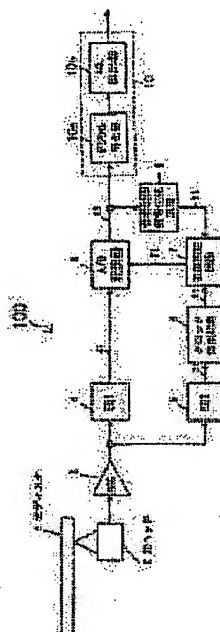
**Application number:** JP20010360272 20011127

**Priority number(s):** JP20010360272 20011127; JP20000364196 20001130

**Abstract of JP 2002230904 (A)**

**PROBLEM TO BE SOLVED:** To excellently reproduce information even from a medium where data are recorded at a high density by performing a proper waveform equalization processing to a signal which is read out from a storage medium.

**SOLUTION:** The apparatus for reproducing information that has been digitally recorded on the recording medium is provided with a first waveform equalizing circuit which equalizes a read signal corresponding to the information read out from the recording medium and outputs a first equalized signal, and a second waveform equalizing circuit, which has an equalization characteristic different from that of the first circuit, outputs a second equalized signal and is selectively used for extracting a read clock signal.



Data supplied from the esp@cenet database — Worldwide



## 【特許請求の範囲】

【請求項 1】 記録媒体に対してデジタル的に記録された情報を再生するための再生装置であって、

前記記録媒体から読み出された前記情報に対応する再生信号を等化し、第 1 の等化信号を出力する第 1 の波形等化回路と、

前記第 1 の波形等化回路と異なる等化特性を有し、第 2 の等化信号を出力する第 2 の波形等化回路であって、再生クロックを抽出するために選択的に使用される第 2 の波形等化回路とを備える再生装置。

【請求項 2】 前記第 2 の等化信号は、前記再生クロックを抽出するためのみに用いられ、前記第 2 の等化信号からは前記情報が抽出されない請求項 1 に記載の再生装置。

【請求項 3】 前記第 2 の波形等化回路は、前記第 1 の波形等化回路に比べ、入力された信号の高周波成分をより強く強調するような等化特性を有する請求項 1 または 2 に記載の再生装置。

【請求項 4】 前記第 2 の等化信号から、前記再生クロックを出力するクロック生成回路と、  
前記第 1 の等化信号から、2 値化データを生成する復号回路とを備える請求項 1 から 3 のいずれかに記載の再生装置。

【請求項 5】 前記クロック生成回路から出力される前記再生クロックを位相制御信号に応じて位相シフトし、前記位相シフトされた再生クロックをサンプリングクロックとして出力する位相調整回路と、  
前記位相調整回路から出力された前記サンプリングクロックで前記第 1 の等化信号をサンプリングすることによって、前記第 1 の等化信号を再生デジタル信号に変換する A/D 変換器と、

前記 A/D 変換器から出力される前記再生デジタル信号に基づいてクロック位相ずれを検出し、前記位相調整回路に対して、前記クロック位相ずれを低減するための前記位相制御信号を出力する位相制御信号生成回路とを備え前記復号回路は、前記 A/D 変換器から出力される前記再生デジタル信号から前記 2 値化データを生成する請求項 4 に記載の再生装置。

【請求項 6】 前記復号回路は、前記第 1 の等化信号をサンプリングすることによって得られる再生デジタル信号のパターンに基づいて復号を行なう請求項 4 または 5 に記載の再生装置。

【請求項 7】 前記復号回路は、PRML 方式を適用した回路である請求項 6 に記載の再生装置。

【請求項 8】 前記記録媒体は、光ディスクである請求項 1 から 7 のいずれかに記載の再生装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光ディスク、磁気ディスクなどの記録媒体に書き込まれた情報を読み出す

ための再生装置に関する。

## 【0002】

【従来の技術】近年、AV 機器、パーソナルコンピュータ、デジタル記録方式のカメラ一体型 VTR などにおいて、HDD（ハードディスク装置）、光ディスク装置、光磁気ディスク装置など、デジタル情報を記録する記憶装置が広く利用されている。これらの記憶装置において、記憶容量のさらなる増加が望まれている。記憶容量を増加させるためには、ハードディスク、光ディスク、光磁気ディスクなどの記録媒体に対してデータを高密度に記録するとともに、記録されたデータを正しく再生することが必要である。

【0003】高密度化信号処理技術のうち、特に HDD の分野で発展してきた技術として、PRML (Partial Response Maximum Likelihood) 方式が知られている

(例えば、大沢らによる、「高密度デジタル磁気記録のための信号処理技術」(信学論 C-II, Vol. J81-CII, No. 4, pp. 393-412 (1998-04)))。PRML 方式では、記録密度が高い場合に符号間干渉が起こることを考慮した上でデータの記録および再生が行なわれる。より具体的には、信号を再生する際、等化器などを用いて所定の周波数特性にパルシャルレスポンス等化された信号(デジタルデータ)を生成した後、この信号を、ビット復号などを用いて最尤な(最も確からしい)2 値化データに復号する。このようにして、S/N (信号対雑音)の低い再生信号や、符号間干渉によるジッタが比較的大きい再生信号からでも、誤り率の低いデータを復号することが可能である。

【0004】以下、図 8 を参照しながら、従来の PRML 方式を採用した磁気ディスク再生装置(HDD)について説明する。磁気ディスク再生装置 200 は、磁気ヘッド 12、自動利得制御器(AGC)3、波形等化回路 40、クロック生成回路 6、A/D (アナログ→デジタル)変換器 8、PRML 回路 10 などを備え、磁気ディスク 11 に記録されたデジタル情報を再生する。

【0005】磁気ディスク 11 から磁気ヘッド 12 によって読み出された信号は、AGC 3 によって、その振幅が所定の大きさになるように調節される。振幅調節された信号は、次に、波形等化回路 40 によって、その高域成分が強調されるように波形成形される。波形等化回路 40 からの出力信号 41 は、A/D 変換器 8 およびクロック生成回路 6 に入力される。

【0006】クロック生成回路 6 は、PLL (フェーズロックループ)回路を含んでおり、VCO (電圧制御発振器)などを用いてクロック信号を生成する。生成されたクロック信号は、後述するように、位相調整回路 7 において位相調整が行なわれた後、A/D 変換器 8 へと出力される。

【0007】A/D 変換器 8 は、位相調整回路 7 から受け取ったクロック信号を用いて波形等化回路 40 からの

## 3

出力信号 41 をサンプリングし、これによってデジタル信号（デジタルサンプル）81 を生成する。A/D 変換器 8 から出力されるデジタル信号 81 は、限られた範囲の値を持つ。例えば、8 bit の解像度の場合、デジタル信号 81 が表現し得る値は、0 ~ 255 (decimal 表示) である。

【0008】このようにして得られたデジタル信号 81 は、PRML 回路 10 および位相制御信号生成回路 9 に入力される。位相制御信号生成回路 9 は、クロック信号 61 の位相を適切に制御するための回路であり、受け取ったデジタル信号 81 に基づいて位相調整信号 91 を生成し、これを位相調整回路 7 に対して出力する。なお、位相制御信号生成回路 9 のより詳細な構成については、例えば、特開平 10-228733 号公報に記載されている。

【0009】PRML 回路 10 は、デジタル等化器 10a と、例えばビタビ復号器などの最尤 (ML) 検出器 10b とによって構成されている。PRML 回路 10 に入力されたデジタル信号 81 は、デジタル等化器 10a によって所定の PR 特性に等化された後、ML 検出器 10b によって 2 値化データに復号される。このようにして、PRML 回路 10 は、符号間干渉によるジッタが比較的大きい信号であっても比較的正しくデータを再生することができる。

【0010】次に、図 9 を参照しながら、波形等化回路 40 について、より詳細に説明する。図 9 に示すように、波形等化回路 40 は、遅延回路 42a、42b、増幅器 43a、43b、および加算器 44 によって構成されており、入力された信号の高周波帯を増幅するように機能する。これによって、短い時間間隔で遷移が連続して生じるような記録パターンに対応した信号（すなわち、周波数が高い信号）を増幅することができ、また、このような信号パターンにおける符号間干渉の影響を軽減してジッタを改善することができる。

【0011】図 8 に示したように、波形等化回路 40 から出力された信号 41 は、A/D 変換器 8 によってデジタルデータに変換された後、PRML 回路 10 において復号されるとともに、クロック生成回路 6 において再生クロックを抽出するためにも用いられる。いずれの回路においても、高域の信号がある程度増幅され、信号のジッタが低減されていることが好ましい。

【0012】例えば、PRML 回路 10 では、サンプルデータから 2 値化データを復号するが、波形等化回路 40 によって高周波数の信号を増幅しておくことで、A/D 変換器 8 においてこのような信号をサンプリングする際の量子化精度を十分に確保することができる。また、クロック生成回路 6 では、再生信号から再生クロックを抽出するが、ジッタが低減された高域の信号を用いて再生クロックを抽出すれば、適切な再生クロックを生成することができる。

## 4

【0013】このように、波形等化回路 40 を用いて、PRML 回路 10 およびクロック生成回路 6 に入力される信号を予め等化処理しておくことで、より正確に情報を再生することが可能である。

【0014】

【発明が解決しようとする課題】しかし、さらに記録密度を高め、符号間干渉の影響が大きくなった場合、信号を正しく再生することは、より困難になる。特に、光ディスク装置の分野において更なる高密度記録を実現しようとした場合、図 8 に示したような構成を有する再生装置ではエラー発生率を十分に低減することができない場合があった。

【0015】例えば、光ディスクにおいてデジタル情報はマークおよびスペースとして記録されているが、一般的に、より短いマーク（またはスペース）は、より小さな振幅を有する信号として読み取られる。このような信号（すなわち、強度の小さい高周波数信号）を適切に識別するためには、波形等化回路 40 における等化特性を適切に設定することが必要となる。しかしながら、図 8 に示したような再生装置において、波形等化回路 40 の等化特性を、信号再生に最適となる特性となるように調節することは容易ではない。以下、その理由を説明する。

【0016】上述のように PRML 復号方式を採用する場合、再生信号をチャネルクロックでサンプリングすることによって A/D 変換することが必要であるが、チャネルクロックに対応した適切なサンプリングクロックを得るためには、クロック生成回路に供給される再生信号のジッタを十分に抑えておくことが必要である。再生信号のジッタが大きい場合、クロック生成回路 6 が適切な再生クロックを抽出することができない。

【0017】また、記録媒体が、光ディスクなどのような可交換媒体の場合には、クロック信号の生成はより困難になる。なぜなら、光ディスクでは、記録時と再生時とでドライブ装置が異なる場合もあり、再生時に再生信号にワウ（転送速度の微小変動）が生じていることもあるからである。このようなワウが生じている再生信号からクロック信号を生成するためには、再生信号を追従できる程度にまで PLL 回路のゲインを十分高く設定しなければならない。しかし、PLL 回路のゲインを高くした場合において、再生信号のジッタが大きいと、ビットスリップを引き起こし、その後 PRML 処理を施しても訂正不可能なエラーが発生する。

【0018】従って、クロック信号を生成するためには、再生信号のジッタを最大限に低減できるように波形等化を行なうことが望ましい。しかしながら、波形等化回路 40 の等化特性を、ジッタ低減に最適となるように設定する（具体的には、等化回路 40 における増幅器 43a、43b の等化量 K を調節する）と、PRML 方式と適合しなくなることによって、かえってエラー発生率

が増加してしまうことがある。PRML復号方式において、ML検出器に入力される信号は、光ディスクなどの記録媒体を含めた記録・再生信号処理系の周波数応答特性が所定のPR等化となるように再生信号が等化されていることが望ましい。等化回路40の等化特性が所望のPR等化と適合しない場合には、正しい信号を再生することは難しくなる。従って、等化回路40の等化特性は、所定のPRML復号方式に適合しつつ再生信号のジッタを低減できるように、適切に選択されなければならない。

【0019】また、位相制御信号生成回路9において再生デジタル信号から位相誤差情報を得る場合、位相制御信号生成回路9は、再生デジタル信号の振幅レベルから、再生クロックの所望でない位相ずれを判定する。このとき、波形等化回路40の等化量Kが小さすぎると、短マークの再生時と長マークの再生時とは、実際には、同じ位相誤差であるにも関わらず、検出される位相誤差に差異が発生する。従って、波形等化回路40の等化量Kをある程度大きくする必要がある。しかし、等化量Kを過度に上げすぎると、かえって符号間干渉が増え、後段のPR等化が適切に行われなくなるといった問題が生じる。

【0020】このように、従来の再生装置では、波形等化回路の等化特性を、クロックの生成や情報信号の復号など、種々の要素に対して適切になるように選択する必要があり、高密度記録化が進むにつれて、特に光ディスク装置においては、このことは困難になっていた。

【0021】本発明は、上記課題を解決するためになされたものであって、記録媒体から読み出された信号に対して適切な等化処理を行なうことによって、より誤り率の低いデータを再生する再生装置を提供することを目的とする。

【0022】

【課題を解決するための手段】本発明の再生装置は、記録媒体に対してデジタル的に記録された情報を再生するための再生装置であって、前記記録媒体から読み出された前記情報に対応する再生信号を等化し、第1の等化信号を出力する第1の波形等化回路と、前記第1の波形等化回路と異なる等化特性を有し、第2の等化信号を出力する第2の波形等化回路であって、再生クロックを抽出するために選択的に使用される第2の波形等化回路とを備える。

【0023】ある好ましい実施形態において、前記第2の等化信号は、前記再生クロックを抽出するためのみに用いられ、前記第2の等化信号からは前記情報が再生されない。

【0024】ある好ましい実施形態において、前記第2の波形等化回路は、前記第1の波形等化回路に比べ、入力された信号の高域成分をより強く強調するような等化特性を有する。

【0025】ある好ましい実施形態において、前記第2の等化信号から前記再生クロックを出力するクロック生成回路と、前記第1の等化信号から、2値化データを生成する復号回路とを備える。

【0026】ある好ましい実施形態において、前記クロック生成回路から出力される前記再生クロックを位相制御信号に応じて位相シフトし、前記位相シフトされた再生クロックをサンプリングクロックとして出力する位相調整回路と、前記位相調整回路から出力された前記サンプリングクロックで前記第1の等化信号をサンプリングすることによって、前記第1の等化信号を再生デジタル信号に変換するA/D変換器と、前記A/D変換器から出力される前記再生デジタル信号に基づいてクロック位相ずれを検出し、前記位相調整回路に対して前記クロック位相ずれを低減するための前記位相制御信号を出力する位相制御信号生成回路と、前記A/D変換器から出力される前記再生デジタル信号から、前記2値化データを生成する復号回路とを備える。

【0027】ある好ましい実施形態において、前記復号回路は、前記第1の等化信号をサンプリングすることによって得られる再生デジタル信号のパターンに基づいて復号を行なう。

【0028】ある好ましい実施形態において、前記復号回路は、PRML方式を適用した回路である。

【0029】ある好ましい実施形態において、前記記録媒体は光ディスクである。

【0030】本明細書において、「信号を等化する」とは、周波数帯域に応じて信号の増強や減衰の程度などを調整し、信号の全体的な周波数特性を調節することを指し、このような動作を行なう電気回路を広く「等化回路」と呼んでいる。

【0031】

【発明の実施の形態】以下、図面を参照しながら本発明の実施形態にかかる光ディスク再生装置について説明する。

【0032】図1は、本実施形態の光ディスク再生装置100の全体構成を示すブロック図である。光ディスク再生装置100は、光学ヘッド2、自動利得制御器(AGC)3、第1の波形等化回路4、第1の波形等化回路4とは異なる等化特性を有する第2の波形等化回路5、再生信号に同期したクロックを抽出するためのクロック生成回路6、A/D変換器8、デジタル等化器10aとML検出器10bとを含むPRML回路10などを備えている。光ディスク再生装置100は、光ディスク1に記録されている、マークまたはスペースとして書き込まれたデジタルデータを、PRML復号方式を利用して再生する。

【0033】光学ヘッド2は、光ディスク1からデジタルデータを読み取り、このデジタルデータに対応した再生信号を出力する。光学ヘッド2からの出力信号

は、信号振幅を所定値に調整するAGC3に入力される。AGC3は、例えば光ディスク1の反射率変動などによって生じる、再生信号における所望でない振幅変動を除去するために設けられている。このAGC3によって振幅調節された再生信号は、第1の波形等化回路(EQ1)4および第2の波形等化回路(EQ2)5のそれぞれに入力される。

【0034】図2(a)および(b)は、第1の波形等化回路4および第2の波形等化回路5の回路構成をそれぞれ示す。図2(a)に示すように、第1の波形等化回路4は、遅延回路20a、20b、増幅器22a、22b、加算器24から構成されており、等化信号41を出力する。また、図2(b)に示すように、第2の波形等化回路5は、遅延回路26a、26b、増幅器28a、28b、加算器24から構成されており、等化信号51を出力する。

【0035】これらの波形等化回路4および5は類似の構成を有しているが、波形等化回路4の増幅器22a、22bは、等化量K1を有する増幅器であり、波形等化回路5の増幅器28a、28bは等化量K2を有する増幅器である点で相違する。これによって、波形等化回路4の等化特性と波形等化回路5の等化特性とは異なるものとなっている。本実施形態では、等化量K1は、等化量K2よりも小さく、すなわち、第2の波形等化回路5の等化量は第1の波形等化回路4の等化量よりも大きい。波形等化回路5は、波形等化回路4に比べて、高域の信号をより強調するように等化を行なうことができる。

【0036】なお、本実施形態では、図2(a)および(b)に示すように、波形等化回路4の遅延回路20a、20bと、波形等化回路5の遅延回路26a、26bとで、遅延パラメータTを同一にしているが、必要に応じてこの遅延パラメータTを各波形等化回路4および5毎に異なるものとしてもよい。また、波形等化回路4および5として、3タップの波形等化回路を例に挙げて説明しているが、波形等化回路4および5は他の構成を有していてもよく、所望に応じて適切なタップ数の波形等化回路を用いることができる。

【0037】図3は、第1の波形等化回路4および第2の波形等化回路5のそれぞれから出力される信号41、51の周波数特性を示すグラフである。このグラフには、波形等化回路4、5に入力される前の再生信号の特性C0と、第1の波形等化回路4によって等化された信号の特性C1と、第2の波形等化回路5によって等化された信号の特性C2とが示されている。図から分かるように、本実施形態では、何れの波形等化回路も入力信号の高周波帯を増幅するが、第2の波形等化回路5は、第1の波形等化回路4に比べて、等化量が大きく、より高周波成分を強調するように再生信号を等化する。

【0038】再び図1を参照する。第1の波形等化回路

4によって等化された再生等化信号41は、A/D変換器8に入力され、ここでデジタル信号81に変換された後、位相制御信号生成回路9とPRML回路10とに入力される。PRML回路10は、デジタル等化器10aと、例えばビタビ復号器などの最尤検出器(ML検出器)10bとを備えている。PRML回路10に入力されたデジタル信号81は、デジタル等化器10aによって所定のPR特性に等化された後、ML検出器10bによって“1”、“0”の2値化データに復号されて出力される。より具体的には、ML検出器10bは、等化されたデジタルサンプルのパターンに基づいて、ディスクに記録されていた2値化データを復号する。

【0039】一方、波形等化回路5から出力された等化信号51は、チャネルクロックに対応した再生クロックを抽出するためのクロック生成回路6に入力される。クロック生成回路6は、例えばPLL回路を含んでおり、VCOなどを用いて再生信号と同期が取られたクロック信号(再生クロック)61を生成する。再生クロック61は、A/D変換器8におけるサンプリングのタイミングを規定するために用いられる。

【0040】以下、PRML回路10などを含む再生信号復号系と、クロック生成回路6などを含む再生クロック抽出系とのそれぞれに対して、第1の波形等化回路4と第2の波形等化回路5とを用いて、異なる等化特性で等化された信号をそれぞれ入力する理由を説明する。

【0041】一般に、PRML復号方式で最適となる等化量と、ジッタを最小にすることができる等化量とは異なる。例えば、(1, 7) RLL (Run Length Limited) 変調された信号をPR(1, 2, 2, 1) ML方式で復号する場合、再生信号において最短マークに対応する信号が比較的小さい振幅(2値化によって正確なクロックを生成するのが困難な程度)を有する場合にも、その前後のマークから正しいデータを復号することができる。また、PR(1, 2, 2, 2, 1) ML方式で復号する場合には、最短マークに対応する信号の波形変化が完全に消失していても、その前後のマークから正しいデータを復号することが可能である。PRML処理で重要視されるのは最短マークの振幅ではなく、再生系のMTF(振幅通過特性)とレスポンス係数(例えばPR(1, 2, 2, 1)方式)とがどれだけ一致しているかである。

【0042】このため、第1の波形等化回路4の等化特性は、第2の波形等化回路5のそれに比べて、再生信号の高域を強調しすぎないように設定されている。PRML復号方式では、符号間干渉が生じることは予め考慮されており、符号間干渉を含む信号から生成したデジタル信号のパターンに基づいて正しい2値化データを復号することができるので、信号の高域を完全に識別できる程度にまで強調する必要はない。第1の波形等化回路4の等化特性は、好ましくは、ML検出器に入力されるデ

デジタル信号が所定のPR特性で等化されるように設定される。

【0043】一方、クロックを生成するにあたっては、最短マークに対応する信号の波形変化が消失した場合、そこでのエッジ（信号の変化時点）が検出できなくなるため、ジッタが顕著に悪化するか、最悪の場合、ビットスリップが発生する。従って、クロック生成回路6に供給される信号は、2値化できる程度に最短マークの振幅が確保されていなければならない。このため、第2の波形等化回路5において等化量K2は十分大きな量にまでブーストされている。等化量K2は、好ましくは、クロック生成回路6に入力される信号のジッタが最小となるように適正化される。

【0044】このように、第1の波形等化回路4の等化特性を、所定のPRML復号方式に適合するように設定し、かつ、第2の波形等化回路5の等化特性を、再生クロック抽出に適合するように設定することで、より正しい情報再生を行なうことが可能になる。

【0045】また、光ディスク再生装置100は、位相制御信号生成回路9を備えている。この位相制御信号生成回路9は、A/D変換器8から出力されたデジタル信号81に基づいて位相制御信号91を生成し、これを、位相調整回路7へと出力する。位相調整回路7において、位相制御信号91は、クロック生成回路6から得られる再生クロック61の位相を調節するために用いられる。このようにして位相が調節されたクロック信号71はA/D変換器8に入力され、A/D変換を行なうタイミングを決定するサンプリングクロックとして用いられる。

【0046】位相制御信号生成回路9は、PRML回路10で採用されるPRML方式に適したデジタルサンプルが得られるように、再生クロック61の位相を調節する。図4に、位相制御信号生成回路9の構成例を示す。図示するように、位相制御信号生成回路9は、位相基準位置検出回路92、位相誤差検出回路93、ローパスフィルタ94、D/A変換器95を備えている。

【0047】また、図5(a)～(c)は、A/D変換器8における入力波形と、信号検出タイミング（クロック71の位相）との関係を示す。図中のMSBおよびLSBは、それぞれ、A/D変換器8のDレンジの最上位ビットと最下位ビットとを示す。また、図中のTWは、1チャンネルビットの間隔を示している。

【0048】図5(a)には、クロック生成回路6の出力であるクロック信号61に対して、位相が制御されていない初期位相クロックタイミングでA/D変換が行なわれる場合を示している。

【0049】一方、図5(b)には、位相制御基準位置を、A/D変換器8のDレンジの中心（例えば、8bit解像度の場合、128(decimal表記))に設定した場合を示している。位相制御信号生成回路9にお

いて、A/D変換器8から、位相基準位置検出回路92に対してデジタルサンプル81が入力されるが、このとき、予め設定された位相基準位置に近いレベルのサンプルが入力されると、位相基準位置検出回路92は、位相誤差検出回路93にトリガ信号を出力する。位相誤差検出回路93は、上記トリガ信号が入力された場合にのみ、そのサンプルデータの値を位相誤差情報として出力する。このようにして位相誤差情報を得ることができる理由は、所定の位相基準位置において、クロック信号の位相が所望の位相からずれている場合、そのずれ量は、上記位相基準位置とサンプル値との差に反映されているからである。得られた位相誤差情報は、ローパスフィルタ94、D/A変換器95を経て、位相調整回路7に出力される。このフィードバックループは、上記位相誤差が小さくなるように制御がかかる。

【0050】また、図5(c)には、位相制御基準位置が、上記図5(b)で説明したDレンジの中心から、クロックの位相で表すと $\pm 180^\circ$ 分だけずれた2箇所の位置に設定された場合を示している。この場合、A/D変換器8から出力されたデジタル信号81が、 $|A| = |B|$ になるように（ここで、Aは、Dレンジの中心と一方の位相制御基準位置との差分を表し、Bは、Dレンジの中心と他方の位相制御基準位置との差分を表す）、クロックの位相をフィードバック制御する必要がある。また、図5(b)の位相位置から、図5(c)の位相位置は、ちょうど、 $\pm 180^\circ$ 位相がずれた位置関係にあるから、図5(c)の位相位置でサンプリングするために、図5(b)の位相位置に制御をかけながら、サンプリングクロックを反転させても同様の制御が可能である。但し、この場合、サンプリングクロックのデューティ比が50%であることが条件である。

【0051】このような位相制御は、採用するPRML方式に対して最適となるように行なうことが望ましい。以下、PRML方式とクロック位相との関係を説明する。例えば、変調則をEFM(Eight to Fourteen)或いは、EFM-Plus符号のような最小符号長が3Tの符号語を採用し、PR長が3のPR(a, b, a)ML方式を採用した場合、信号レベルは4つ(0, a, a+b, 2a+b)の値を持ち、図5(c)のような、位相制御基準位置に、位相を制御することが望ましい。また、PR長が4のPR(a, b, b, a)ML方式を採用した場合、信号レベルは5つ(0, a, a+b, a+2b, 2a+2b)の値を持ち、図5(b)のような、位相制御基準位置に、位相を制御することが望ましい。

【0052】また、変調則を(1, 7)RLL変調のような最小符号長が2Tの符号語を採用し、PR長が3のPR(a, b, a)ML方式を採用した場合、上記の最小符号長が3Tの符号語と同様、信号レベルは、4つの値を持ち、図5(c)のような、位相制御基準位置に、位相を制御することが望ましい。また、PR長が4のP



R (a, b, b, a) ML方式を採用した場合、信号レベルは7つ(0, a, 2a, a+b, 2b, a+2b, 2a+2b)の値を持ち、図5(b)のような、位相制御基準位置に、位相を制御することが望ましい。マークとスペースのランレングスが同じという条件で、信号レベル数が奇数の場合、図5(b)のような位相制御基準位置に、信号レベル数が偶数の場合、図5(c)のような位相制御基準位置にすれば良い。

【0053】位相調整回路7は、位相制御信号生成回路9から出力された位相制御信号91によって示される電圧変化に応じて位相遅延量を変化させる。このようにして、A/D変換器8に入力される位相調整後のクロック(サンプリングクロック)71は、A/D変換器8以降の処理ブロックにおける処理が適切に行なわれるようにフィードバック制御される。このように位相制御信号生成回路9および位相調整回路7を用いれば、選択されたPRML方式に応じて、クロックの位相調整が可能であり、PRML回路10における処理に適合した波形をPRML回路10に対して入力することができる。

【0054】次に、再生クロックを得るために、上述した波形等化回路5とは異なる波形等化回路を用いる場合を説明する。

【0055】光ディスク装置では、ディスクの反りなどによって回転中のディスクにチルトが発生し、これによって再生信号の波形振幅は変化するが、この波形振幅の変化の程度は周波数帯域によって異なる。また、光ディスクでは、記録時におけるレーザパワーの所望でない変動によって、記録マークが基準より大きくまたは小さく書かれてしまい、これによって再生信号に振幅のアシンメトリが発生する。このアシンメトリの程度も、周波数帯域に応じて異なる。このようにして生じる信号波形の変化は、周波数に対して線形性を有していない。このような光ディスク特有の非線形特性が強くなると、特に高密度記録されており符号間干渉の影響が大きい場合には、再生クロックの抽出はより困難になり、十分な再生性能を得ることできなくなる。

【0056】これに対し、図2(b)に示した第2の波形等化回路5に代えて、図6に示すような振幅制限回路を有する波形等化回路50を用いれば、再生信号のジッタをさらに改善することができるので、より正確にクロックを抽出することができる。なお、振幅制限回路を有する波形等化回路については、例えば、特願平11-308867号、特開平11-259985号公報などにおいて記載されている。

【0057】まず、図6の波形等化回路50を説明する。波形等化回路50は、抵抗52、ダイオード53a、53b、バッファ54a、54b、バッファ55、遅延回路56a、56b、増幅器57a、57b、加算器58を備えており、バッファ54a及び54bの入力には、入力波形の上限電圧および下限電圧を特定する信

号X1及びX2が入力されている。

【0058】波形等化回路50を用いれば、再生振幅を信号X1および信号X2によって意図的に制限した後で、比較的大きな等化係数にて等化することができる。このようにすれば、波形等化回路による高域強調によって、かえってジッタを大きくしてしまうという問題を回避できる。従って、大幅なジッタ改善が期待できる。

【0059】以下、図7(a)～(c)に示す波形等化回路の出力波形を参照しながら、波形等化回路50を用いることでジッタが改善できる理由を簡単に説明する。

【0060】例えば、図9に示されるような波形等化回路40において、再生信号を等化しない場合(波形を何の処理も施さずにそのまま通過させる場合)、または等化量Kが弱い場合、波形等化回路40からの出力信号は、図7(a)に示すような波形を有する。すなわち、長マークの再生信号がしきい電位V<sub>th</sub>と交差する点と、短マークの再生信号がしきい値電位V<sub>th</sub>と交差する点とが一致する。しかし、この場合、信号の高域が十分に強調されないため、ジッタの大幅な改善は望めない。

【0061】一方、波形等化回路40における等化量Kを大きくすると、図7(b)に示すように、長マークの再生信号がしきい電位V<sub>th</sub>と交差する点は、ズレ量gだけずれてしまい、このズレによって再生信号に新たなジッタが発生する。この新たなジッタは、記録密度が高くなるほど、また等化量Kが強いほど、より顕著に表れる。

【0062】すなわち、符号間干渉を軽減するために等化量Kを或る範囲内で大きくすると、ジッタも限られた範囲内で低減することができるが、それ以上に等化量Kを大きくしても、上記のような新たなジッタが発生するため、かえってジッタが増大してしまう。このようなトレードオフが存在するため、波形等化回路40のような回路も用いた場合には、大きくジッタを改善することが困難なことがある。

【0063】これに対し、第2の波形等化回路として、図6に示すような波形等化回路50を利用し、波形等化を行なう前に長マークの振幅を所定範囲内に制限しておけば、等化量Kを比較的大きくしても、図7(c)に示すように、波形等化回路50の出力信号に新たなジッタgが発生することが回避される。その結果、再生信号のジッタを大幅に改善することが可能になる。

【0064】ただし、図7(c)に示しているように、波形等化回路50を用いた場合の出力波形は、振幅制限が行なわれた結果、長マークが「M」字形の波形となってしまう。このため、波形等化回路50の後段にPRML回路を設け、この出力信号からデータを復号しようとした場合、適切な復号を行なうことが困難である。これは、PRML信号処理は、入力される再生波形が理想的には限られたパターンしか描かないという特徴



を利用し、入力波形に対して最も近いパターンを情報理論を応用して選択することで、最も確からしいデータ系列を復号するからである。このため、上記のような予測される入力波形のパターンにないような「M」字形の波形が入力されると、PRML信号処理では正しく復号できない。従って、PRML信号処理に入力される信号は、波形等化回路50によって等化されていないことが望ましい。

【0065】これに対して、本実施形態では、クロック抽出のために用いられる波形等化回路としての図6に示すような波形等化回路50を用い、PRML信号処理が行なわれる信号用の波形等化回路としては図2(a)に示すような別の波形等化回路4を用いるので、ジッタを大幅に改善するとともに、PRML信号処理を適切に行なうことが可能である。従って、より正確な情報再生を行なうことができる。

【0066】このように、本実施形態の再生装置によれば、クロック生成用の波形等化回路と、データ復号用の波形等化回路との少なくとも2つの波形等化回路を設けることで、用途別に、それぞれの目的にあった最適な等化特性を設定することができる。従って、高密度で記録された光ディスクからも、低いエラー発生率で信頼性高く情報を再生することができる。

【0067】以上に説明した実施形態では、クロック抽出用の波形等化回路と、データ復号用及び位相調整用の波形等化回路の計2つの波形等化回路を設ける例を示したが、本発明の再生装置は、特にこの構成に限定されず、他の構成を有していてもよい。例えば、クロック抽出用の波形等化回路と、データ復号用の波形等化回路と、位相調整用の波形等化回路との、合計3つの波形等化回路を備えていてもよい。即ち、波形等化回路の数に限定はなく、用途別に、それぞれに適合した波形等化回路を使用すれば良い。

【0068】また、それぞれの波形等化回路において、タップ数、等化量及び回路構成は同じである必要はなく、それぞれの用途に適合したタップ数、等化量及び回路構成を選択すれば良い。波形等化回路における等化特性（例えば、等化量やブースト中心周波数など）は、波形等化回路毎に任意に設定され得る。

【0069】また、上記実施形態では、A/D変換器8の後段にPRML回路10（デジタル等化器10aおよびML検出器10b）を設けた例を示したが、デジタル等化器10aは設けず、A/D変換器8の後段にはML検出器10bのみを設けてもよい。この場合、例えば、第1の波形等化回路4の等化特性を、信号再生系の周波数特性が所定のPR等化となるように適切に設定することで、PRML方式による復号動作を適切に実施し得る。

【0070】また、図10に示すように、再生装置110は、等化特性調整回路4aを用いて、2値化データな

どから、第1の波形等化回路4の等化特性（等化量K1など）をフィードバック制御するように構成されていてもよい。この場合、第1の波形等化回路4の等化特性が適切に制御されるため、ML検出器10bの前段にデジタル等化器を設けなくてもよい。さらに、等化特性調整回路5aを用いて、再生クロック61などから、第2の波形等化回路5の等化特性（等化量K2など）をフィードバック制御するようにしてもよい。なお、上記以外の構成は、図1に示す再生装置100と同様であってよい。

【0071】以下、再生装置110の等化特性調整回路4aの一例を説明する。

【0072】等化特性調整回路4aは、ML検出器10bに入力される信号SおよびML検出器10bの検出結果D（すなわち、「0」または「1」の2値化信号）を受取る。等化特性調整回路4aは、ML検出器10bから受取った上記検出結果Dに基づいて、ML検出器10bにおいて最尤判定された状態遷移パスの中から、ユークリッド距離が最小となる状態遷移パスの部分PAを検出する。この状態遷移パス部分PAが検出されれば、もう1つ可能性のある状態遷移パス部分PBも判明する。

【0073】ここで、等化特性調整回路4aは、上記信号Sとパス部分PAで期待される再生信号の値との差の2乗値JPA、および、上記信号Sとパス部分PBで期待される再生信号の値との差の2乗値JPBとを求める。さらに、2乗値JPAと2乗値JPBとの差(JPA-JPB)を求め、この差(JPA-JPB)の分布の平均値や標準偏差を計算する。このようにして得られた平均値や標準偏差の値SEは、ML検出器10bの2値化結果の誤り率と相関のある値である。すなわち、SE値が小さくなれば、ML検出器10bで判定される結果の誤り率も小さくなる。

【0074】等化特性調整回路10aは、このSE値を利用して、第1の波形等化回路4の等化特性をフィードバック制御する。より具体的には、上記SE値が最小となるように、波形等化回路4の等化特性（例えば等化量K1）を制御する。これによって、より誤り率の低いデータを得ることができる。

【0075】次に、再生装置110の等化特性調整回路5aの一例を説明する。クロック生成回路6は、再生信号が所定レベルを横切る時点を検出することによって、クロック信号を生成している。等化特性調整回路5aは、クロック生成回路6から、生成されたクロック信号と、上記の再生信号の検出時点との時間誤差（ジッタ）を受取る。等化特性調整回路5aは、このジッタが最小となるように、第2の波形等化回路5の等化特性をフィードバック制御する。これによって、より正確な再生クロックを得ることができる。

【0076】また、図11に示すように、再生回路120は、A/D変換器8に対しては第1の波形等化回路4

よってのみ等化された信号41を入力するとともに、クロック生成回路6に対しては、第1の波形等化回路4、および、この後段に接続された第2の波形等化回路5の両方によって等化された信号を入力するような構成とすることもできる。なお、上記以外の構成は、図1に示す再生回路100と同様であってよい。

【0077】本発明の再生装置は、少なくとも1つの波形等化回路以外に、別個にクロック抽出用に選択的に用いられる波形等化回路（すなわち、第2の波形等化回路5）を備えている限りにおいて、種々の回路構成を有し得る。

【0078】なお、上記の実施形態では、復号回路として、PRML信号処理方式を利用したPRML回路10を用いているが、別の信号処理方式を利用する復号回路を用いても良い。例えば、大沢他、“高密度デジタル磁気記録のための信号処理技術”、信学論 C-II、J81-C-II、4、pp. 393-412 (April 1998) において紹介されている、FDTTS/DF (Fixed-Delay Tree Search with Decision Feedback) 方式としても良い。

【0079】さらに、上記には、本発明の実施形態として光ディスク装置を例にとりて説明したが、本発明は、磁気ディスク装置、光磁気ディスク装置など、他の形態の種々の情報再生装置に適用され得る。

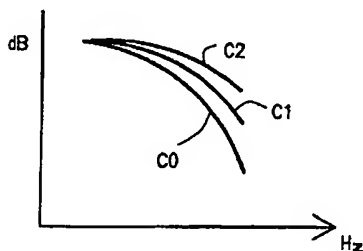
【0080】

【発明の効果】以上のように、本発明によれば、クロック生成用の波形等化回路を、データ復号用の波形等化回路や位相誤差検出用の波形等化回路などとは別個に設けることによって、適切な再生クロックを抽出し、これを用いて適切にデータを復号することができる。このように、用途別にそれぞれの目的にあった最適な等化特性を設定することで、より信頼性の高いデータ再生を行なうことができる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る光ディスク再生装置の構成を示すブロック図である。

【図3】



【図2】(a)は、図1に示す第1の波形等化回路の構成を示す回路図であり、(b)は、図1に示す第2の波形等化回路の構成を示す回路図である。

【図3】波形等化前の再生信号、第1の波形等化回路から出力される等化信号、第2の波形等化回路から出力される等化信号のそれぞれの周波数特性を示すグラフである。

【図4】図1に示す位相制御信号生成回路のブロック図である。

【図5】A/D変換器の入力波形と位相制御基準位置との関係を示す図である。

【図6】本発明の実施形態で用いられる他の形態の第2の波形等化回路を示す回路図である。

【図7】図6および図9に示す波形等化回路から得られる信号の波形図である。

【図8】従来の磁気ディスク再生装置を示すブロック図である。

【図9】従来の波形等化回路の回路図である。

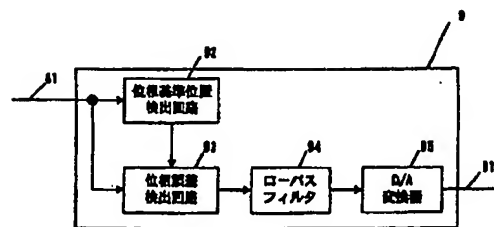
【図10】本発明の別の実施形態に係る光ディスク再生装置の構成を示すブロック図である。

【図11】本発明のさらに別の実施形態に係る光ディスク再生装置の構成を示すブロック図である。

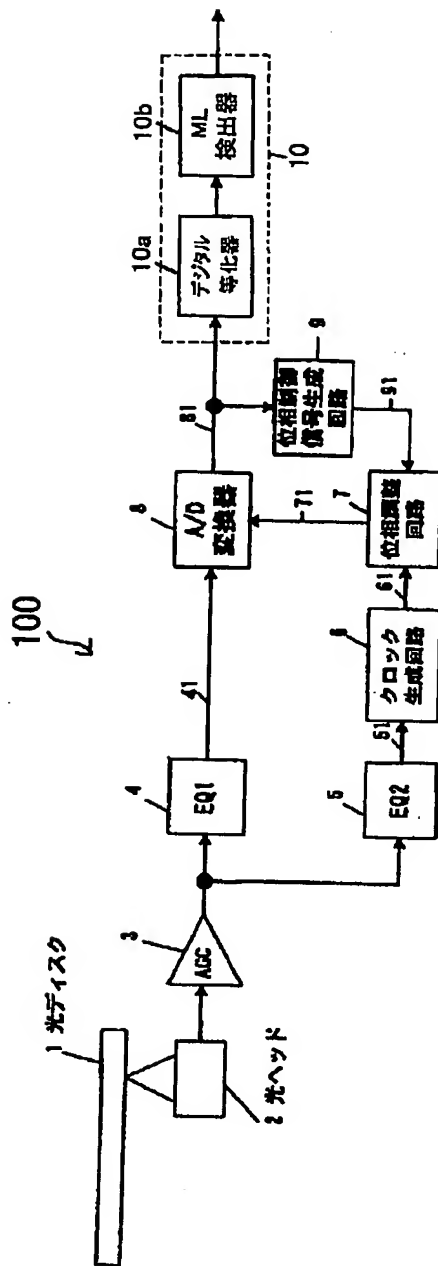
【符号の説明】

- 1 光ディスク
- 2 光ヘッド
- 3 自動利得制御器 (AGC)
- 4 第1の波形等化回路 (EQ1)
- 5 第2の波形等化回路 (EQ2)
- 6 クロック生成回路
- 7 位相調整回路
- 8 A/D変換器
- 9 位相制御信号生成回路
- 10 PRML回路
- 100 光ディスク装置

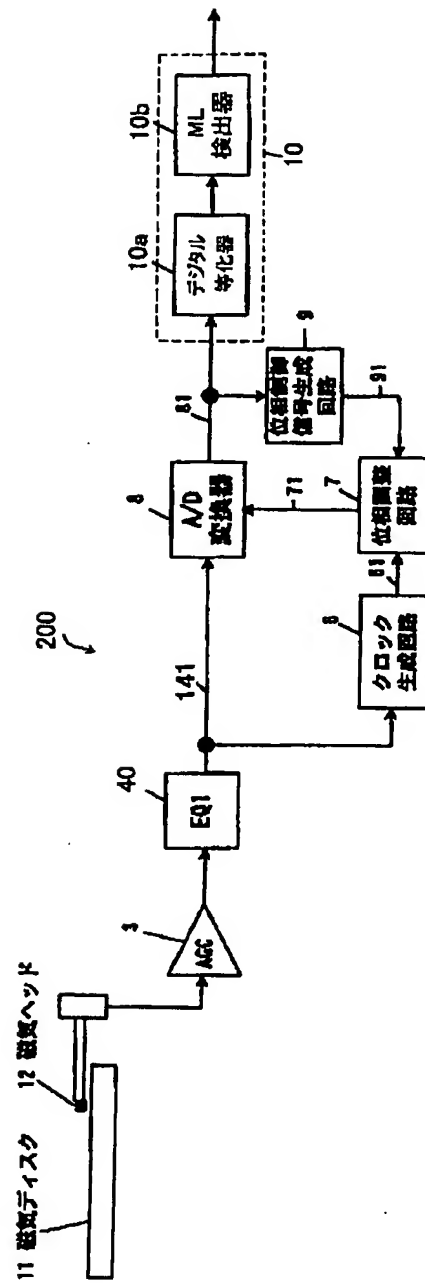
【図4】



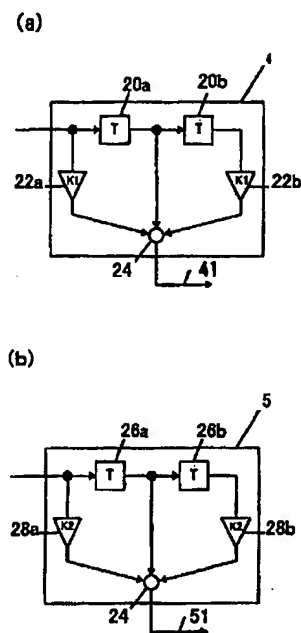
【図 1】



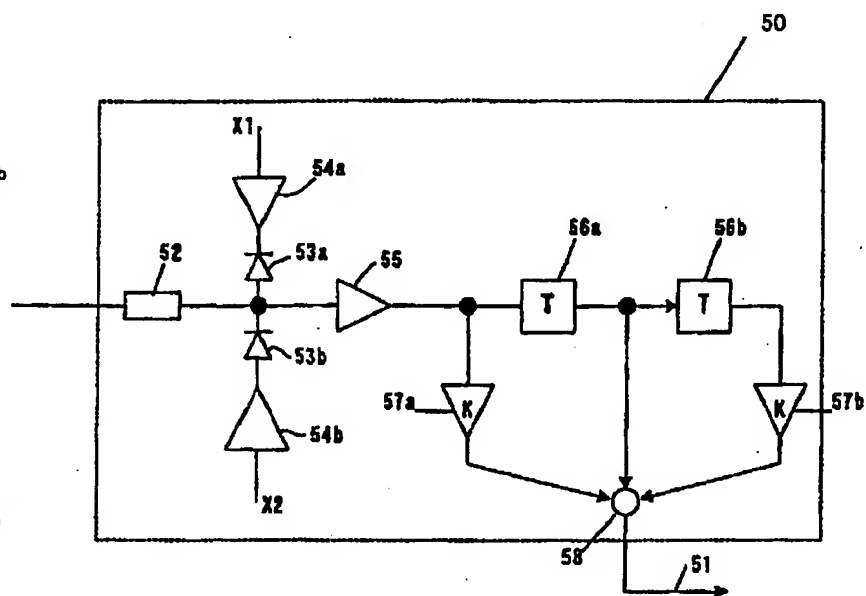
【図 8】



【図2】

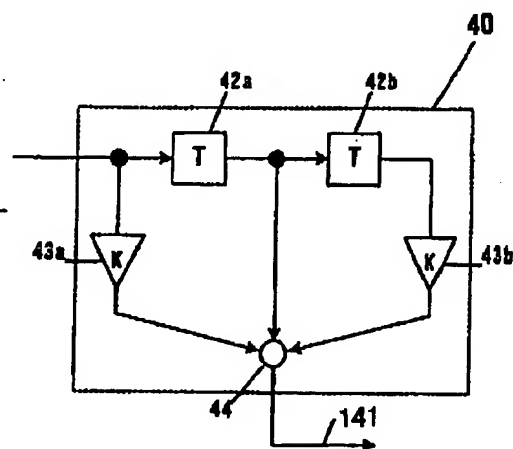
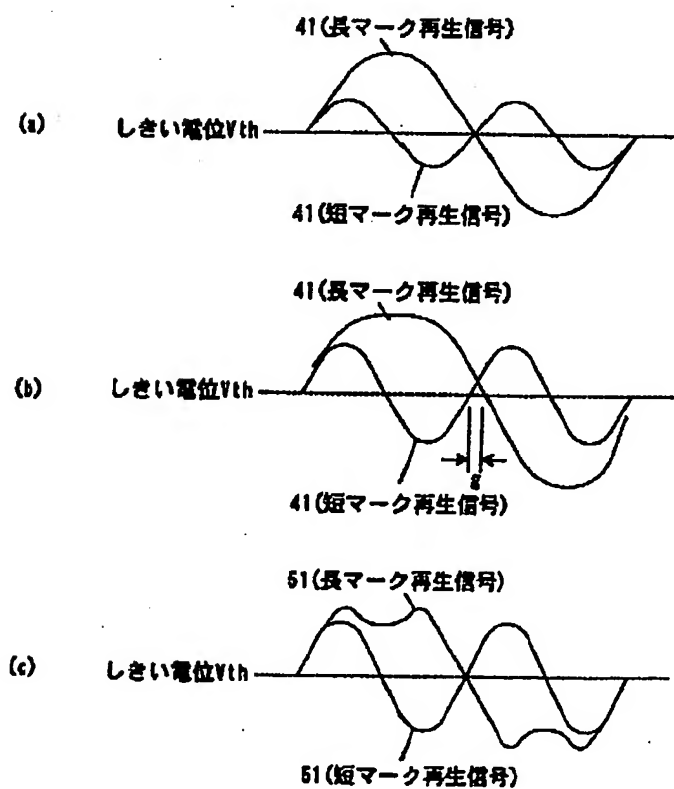


【図6】

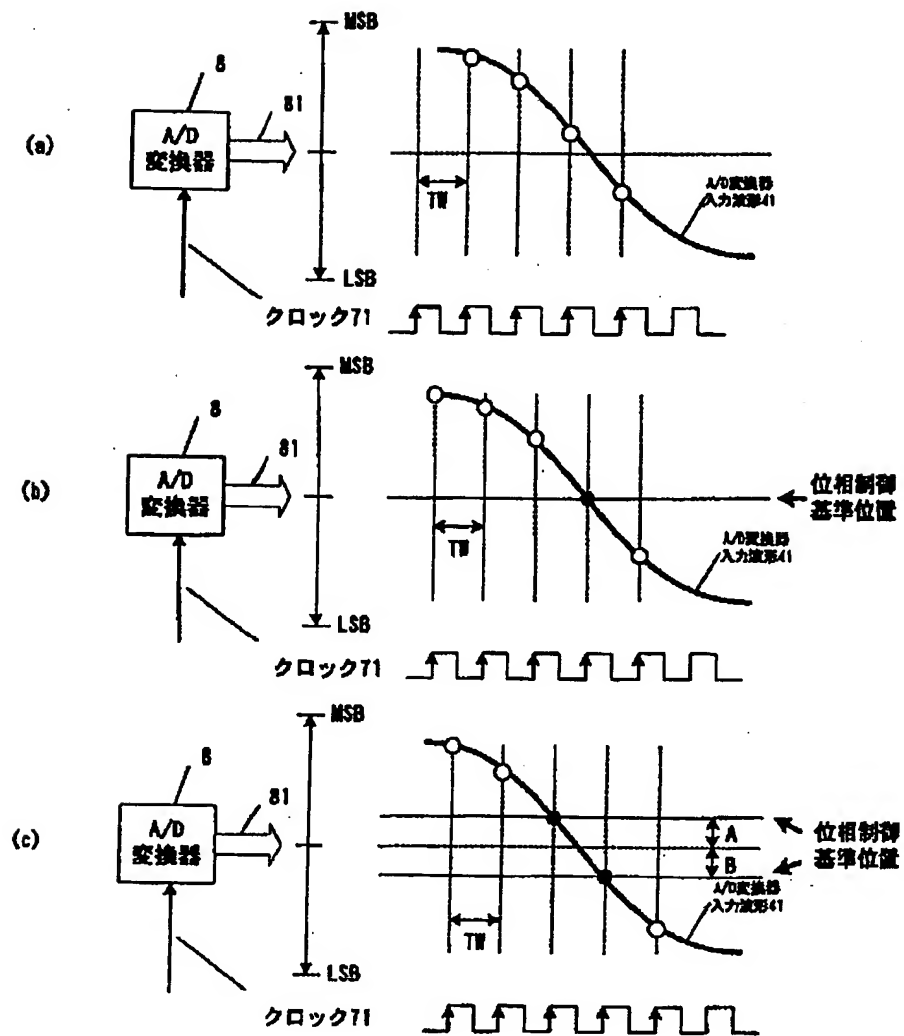


【図9】

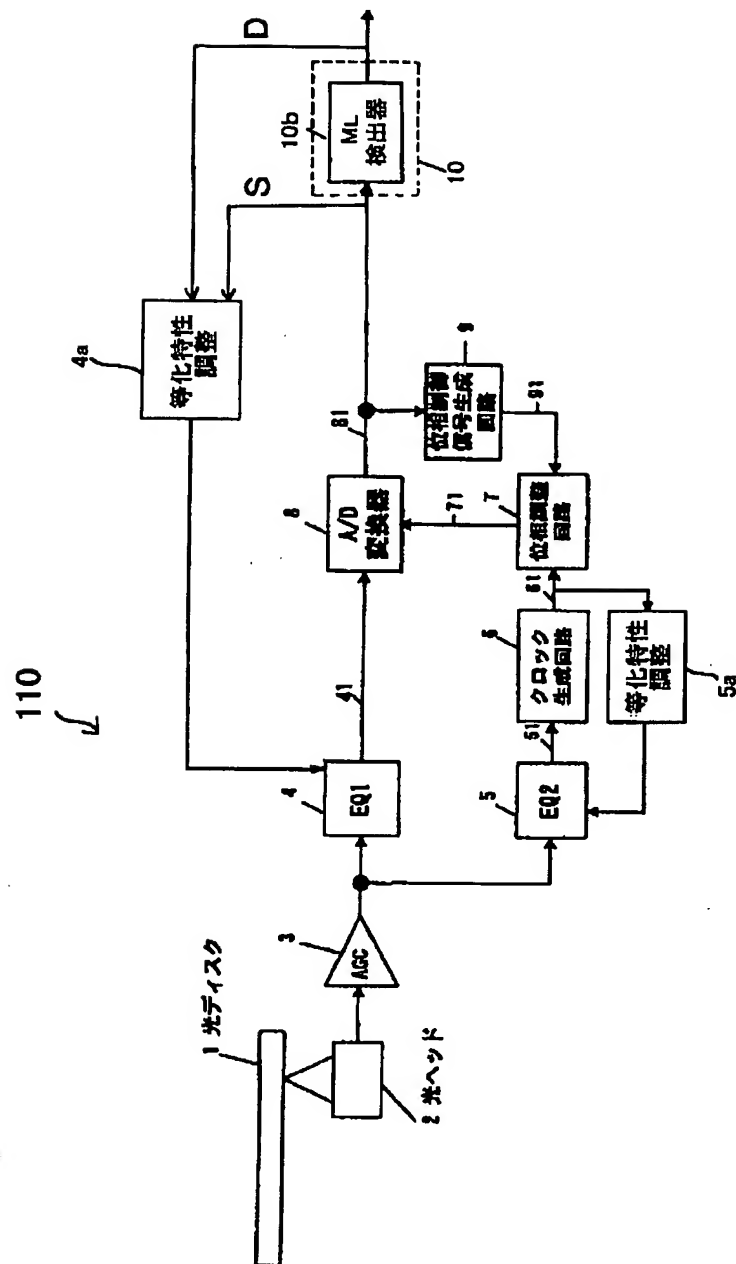
【図7】



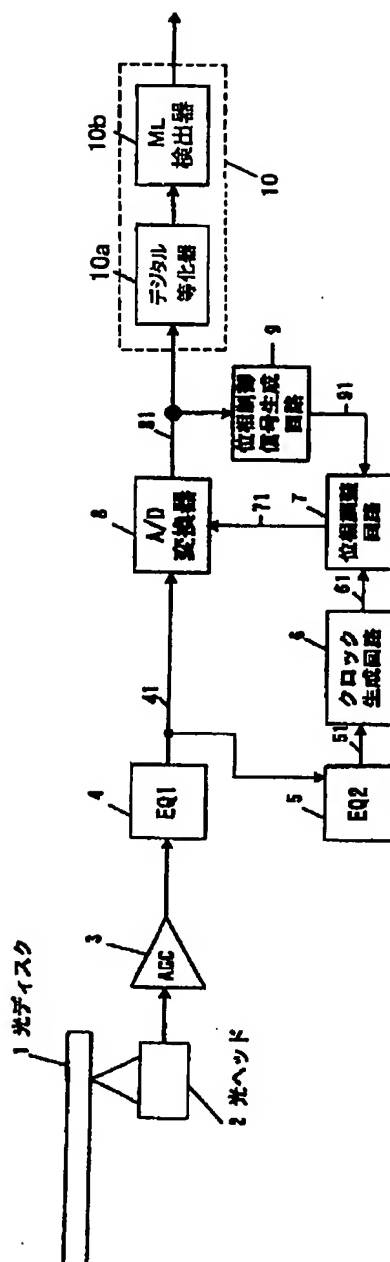
【図5】



【図10】



120



(72) 発明者 石橋 広通  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 古宮 成  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 中尾 政仁  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内



F ターム(参考) 5D044 AB01 BC01 BC03 BC04 BC06  
CC04 DE39 DE75 FG05 FG18  
GK12 GL31 GM02  
5D090 AA01 BB02 CC04 EE13 EE17  
FF07 FF42